

Introduction

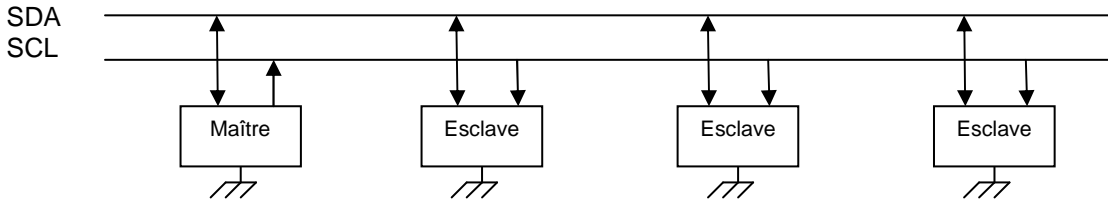
Bus série synchrone développé par Philips dans les années 80. (SPI chez MOTOROLA)

⇒ Destiné à relier des circuits intégrés par un nombre limité de fils (2 fils + masse).

⇒ Liaison inter carte.

De nombreux circuits : Ports E/S ; CAN ; CNA ; Mémoire ; circuit TV ; μP ...

Liaison



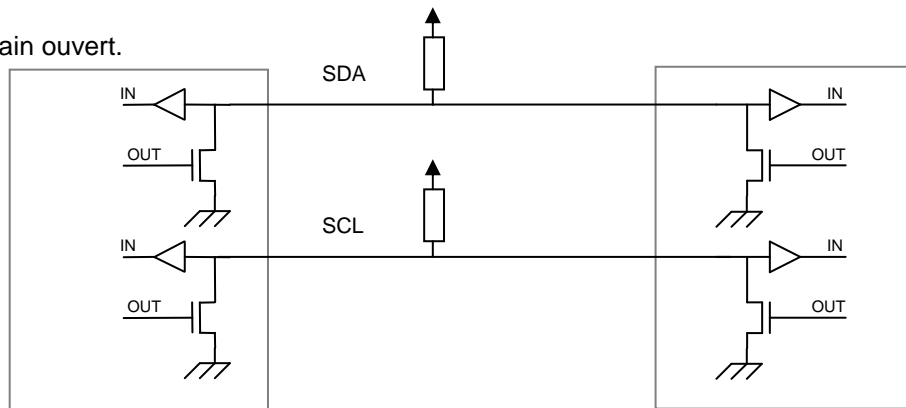
⇒ On peut relier plusieurs circuits sur les lignes SDA et SCL (limitation : capacité de charge à 400pF)

⇒ Le maître fournit l'horloge. N'importe quel circuit peut devenir maître (en pratique il n'y a souvent qu'un seul maître)

⇒ Fréquence maxi 100kHz en mode normal. (400kHz en mode rapide).

Connexion

⇒ Sortie collecteur ou drain ouvert.



⇒ Tensions : $V_{IL\ max.} = 0,3 \cdot V_{DD}$ $V_{IH\ min.} = 0,7 \cdot V_{DD}$

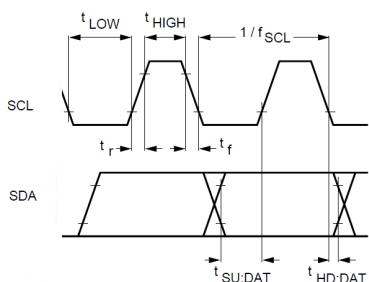
⇒ Les lignes au repos sont à 1

Transfert d'un bit



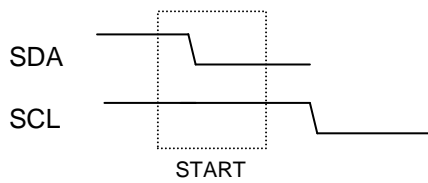
⇒ La donnée est valide lorsque SCL est à 1 - SDA ne doit pas changer d'état lorsque SCL est à 1.

⇒ Les temps à respecter sont les suivants

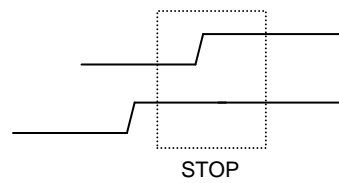


Conditions de start et de stop

Au début de chaque transfert



A la fin de chaque transfert



⇒ Seuls cas où SDA change d'état lorsque SCL est à 1.

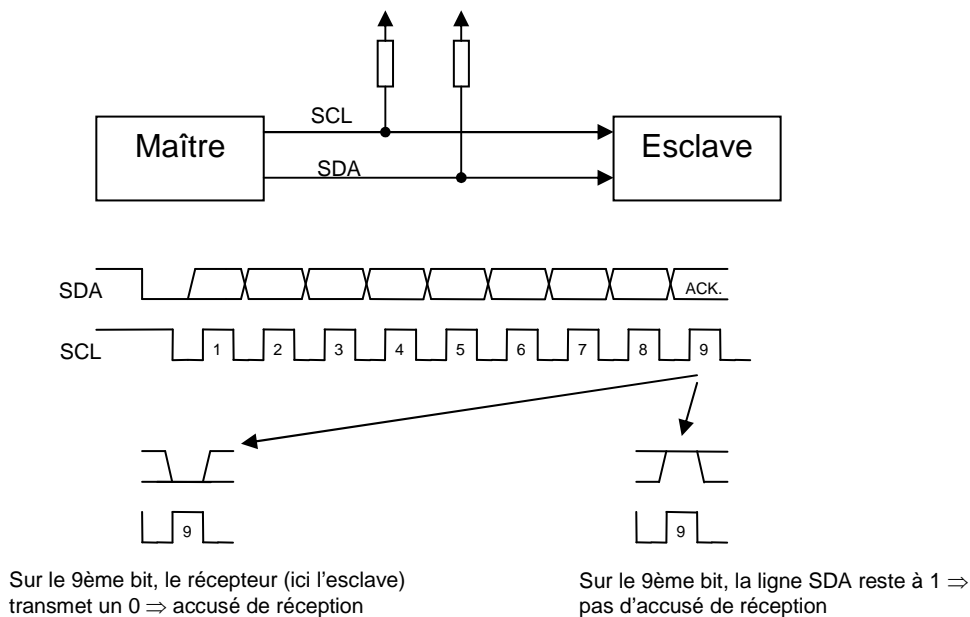
⇒ Les temps à respecter



ACKNOWLEDGE : Accusé de réception

Une donnée est transmise sur 8 bits. Après chaque donnée transmise, le récepteur envoie un accusé de réception.

1er Cas : Le maître émet des données.



⇒ S'il n'y a pas d'accusé de réception, le récepteur (ici l'esclave) est occupé ou ne reconnaît pas son adresse.

⇒ Le maître doit normalement interrompre le transfert.

